

# 電子デバイス研究所

Electron Device Laboratory

## 概況

1998年4月に、先端技術研究所から電子デバイス研究所に名称を変更し、開発テーマの大幅な見直しを実行した。現在は、シリコンウェハの加工として、MEMS技術の開発、半導体圧力センサの開発、そして各種電子基板の製法を開発している。ほとんどが情報電子産業分野で使われるものである。また、(株)東北フジクラの技術開発グループで、圧力センサのパッケージや応用製品の開発を担当しており、ここも当研究所が協力する形で開発に携わっている。

旧部門名である先端技術研究所の時代には、量子薄膜を利用した光スイッチ等の先端技術の研究に主眼をおいていたが、最近では比較的応用に近い分野での開発テーマが増えている。各種電子基板上への回路形成技術では、プラスチック基板に関わらず、ガラスやシリコン、またステンレス上への回路形成にも取り組んでいる。一方、MEMS開発では、シリコンウェハを加工した微細電子部品を目指している。圧力センサでは、以前からの圧電センサのみならず静電容量型のセンサにも取り組んでおり、さらに、補償回路を構成する専用のASICや、送受信を考慮したRFIDの開発等、いずれも新機能の備ったオリジナリティを重視した研究開発を行っている。

## 1. 主要開発内容

### 1.1 圧力センサ

各種開発品の内、半導体圧力センサと酸素センサが製品レベルに達しているが、これを始めた動機について述べてみよう。関連年表にあるように、1979年頃から半導体ICに関する調査を始めた。これは、従来の電線自身が古い製品なので、電線メーカーとしての将来は、電線以外の新しいことを始めなければいけない、これからの産業の行方を見据えてどういった研究を始めたらいかが、その答えが半導体の技術であるという結論に達した。そして、どんな製品を開発しようかと模索した。当時製造していた通信用の多対銅ケーブルが現場で敷設後、ガス保守されて絶縁抵抗の低下を防いでいた。そこで、このケーブルのリモートガス圧監視システムに半導体圧力センサを利用しようということになった。これが半導体圧力センサの始まりである。他方、ここで培った技術やエンジニアは、その後光ファイバの開発やプリント基板への実装分野に参加していった。

酸素センサは、圧力センサに数年遅れて開発に着手した。しかし、商品としてはなかなか用途が広がらずにきたが、ここ数年でやっと酸素濃縮機の市場で広がり始めた。

図1に、デバイス研のコアテクノロジーとその応用分野を示している。基本的に当研究所の持っている技術は、シリコンの微細加工、薄膜の形成、それを回路にするフォトリソプロセスとエッチングである。そして、半導体圧力センサは特有のパッケージを必要としている。さらに、電気的な面では、回路形成のみならず、回路の設計、ICの設計に関してもある程度の技術があり、半導体圧力センサ用の補償回路をモジュール化したり、ASICの開発にも携わっている。酸素センサにおいては、そもそもが固体電解質というエンジニアの興味を引きつける材料で、その応用として開発を進めてきた。実際問題としては、

## 電子デバイス研究所関連年表

1979年	半導体圧力センサの研究開発に着手
1982年	シリコンの圧電抵抗効果型圧力センサの量産開始 ジルコニアセラミックスを利用した酸素センサの研究に着手
1985年	ジルコニア酸素センサの商品化
1986年	掃除機、血圧計用圧力センサの量産開始
1988年	自動車用MAPセンサ、時計用ボタンセンサの量産開始
1990年	センサの量産工場として、株式会社東北フジクラを設立 水位センサの量産開始
1991年	圧力センサ後工程を東北フジクラに移行
1994年	先端技術研究所設立 ワンチップ集積化圧力センサの量産開始
1995年	東北フジクラにてセンサ信号処理用ASICの開発に着手
1996年	シリコン容量型圧力センサを開発 2軸・3軸同時検出加速度センサを開発 マイクロシンプロジェクトで貫通電極形成技術の開発に着手
1998年	電子デバイス研究所に組織名を改名 電子部材開発体制を強化 回路付サスペンションの試作に着手 微圧センサモジュール量産開始 東北フジクラにて、各種の新型圧力センサパッケージを開発
1999年	ウェハレベルCSPの試作に着手 ASIC内蔵センサモジュールの量産開始
2000年	透明タッチパネルを開発

いかにして信頼性のあるファインセラミックスを製造するかという製造技術におおきなポイントがある。いずれにしても、当研究所の持っている技術は、現在の社会の発展を支えている情報通信や電子機器の市場で利用されている。

現在、圧力センサ(図2)は量産化が主業務であるが、開発としては、前工程でのウェハレベルでの開発、ダイシング以降の後工程ではパッケージングの開発がある。前工程では微圧センサと後述の静電容量型圧力センサの開発を実施している。微圧センサの開発においては、圧電抵抗を利用して微圧を計測する際、次に示すような問

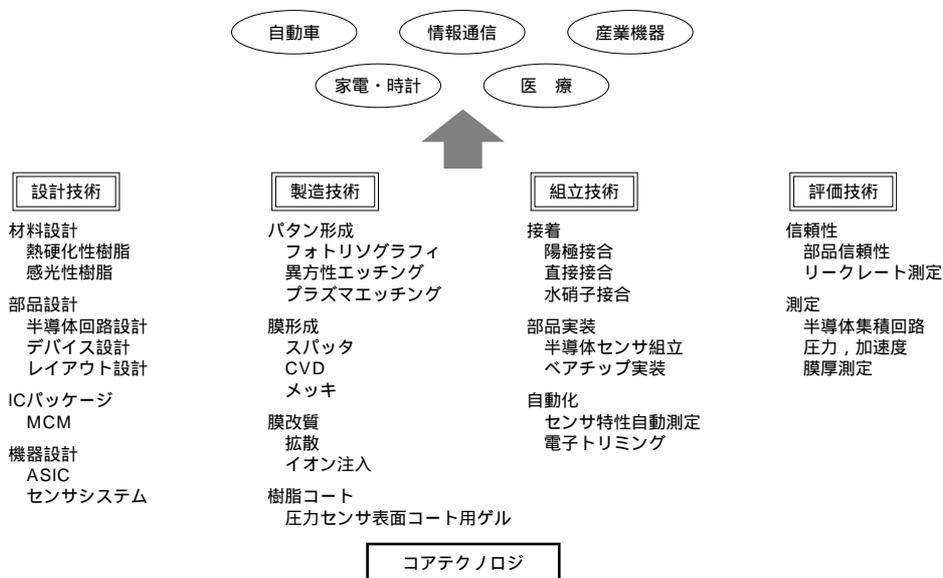


図1 電子デバイス研究所のコアテクノロジーとその応用分野

題を解決しなければならない。

- (1) 一般には、圧力感度を高くするために、ダイヤモンド厚さを薄くするが、その厚み精度の制御が難しくなるとともに、バルーン効果と言われているセンサ特性の非直線性が顕著になる。
- (2) 微圧になればなるほど、経時変化によるドリフトや通電初期における通電ドリフトが無視できなくなる。

これらを解決するために、一つは、エピ成長ウェハを用いて、ダイヤモンド厚さを一定にするとともに、ダイヤモンド面にボスを形成してバルーン効果を低減している。ドリフトは主として、圧力センサを取り付ける基板との熱膨張係数の差によって発生するので、その影響を受けないような構造で回避している。

1.1.1 圧力センサ特性補償技術

通常の圧力センサのチップは、ピエゾ効果に基づく電気特性が大幅にばらついている。圧力変化がない場合のオフセット値、また印加圧力を変えた場合の感度の値が、同じウェハから採取したものでかなり異なる。後者はダイヤモンド厚さのバラツキによる。また、この二つの

パラメータはそれぞれ温度依存特性を持つ。これらのチップのバラツキを揃えて、圧力感度を一定にするには、特性を補償する電子回路を用いる。一般には、回路基板にセンサ素子と電子部品を搭載するモジュール品が多いが、最近、センサ素子と補償回路を集積化した、ワンチップ集積化圧力センサを開発した(図3)。これは、薄膜抵抗をチップ上に形成して、レーザでトリミングして補償回路としての調整を行う。一方では圧力センサと一体化しないで、電子回路をASICで設計して2チップ構成で補償をおこなう方法も採用されている。このASICは電子トリミングを行い、補償回路としての調整を行う。その構成図を図4に示す。圧力センサの測定精度としては、このASICを用いる電子トリミングに優位性がある。

1.1.2 静電容量型圧力センサとRFID

半導体圧力センサには、原理として上述のピエゾ効果を利用したものと、二枚の電極を対面させておき、圧力

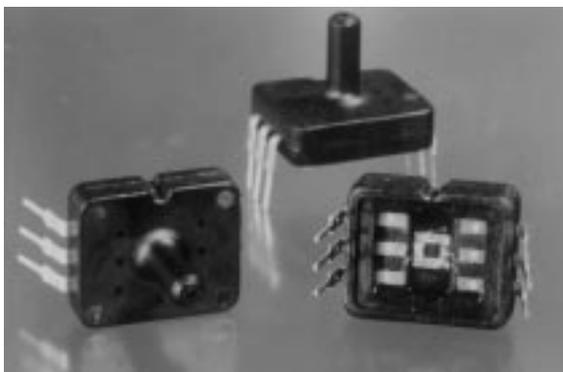


図2 半導体圧力センサ

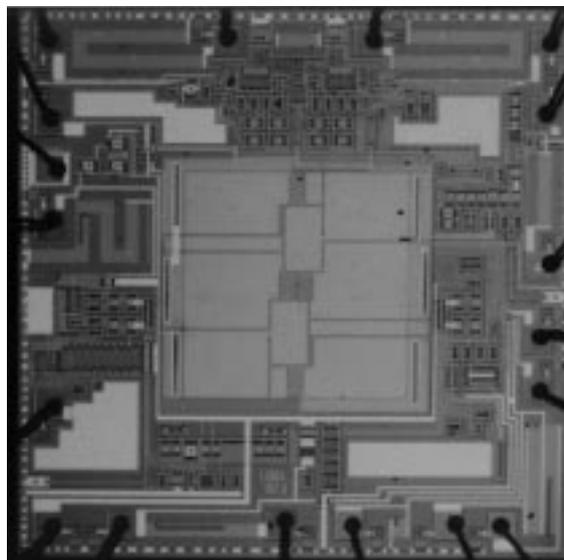


図3 集積化圧力センサ

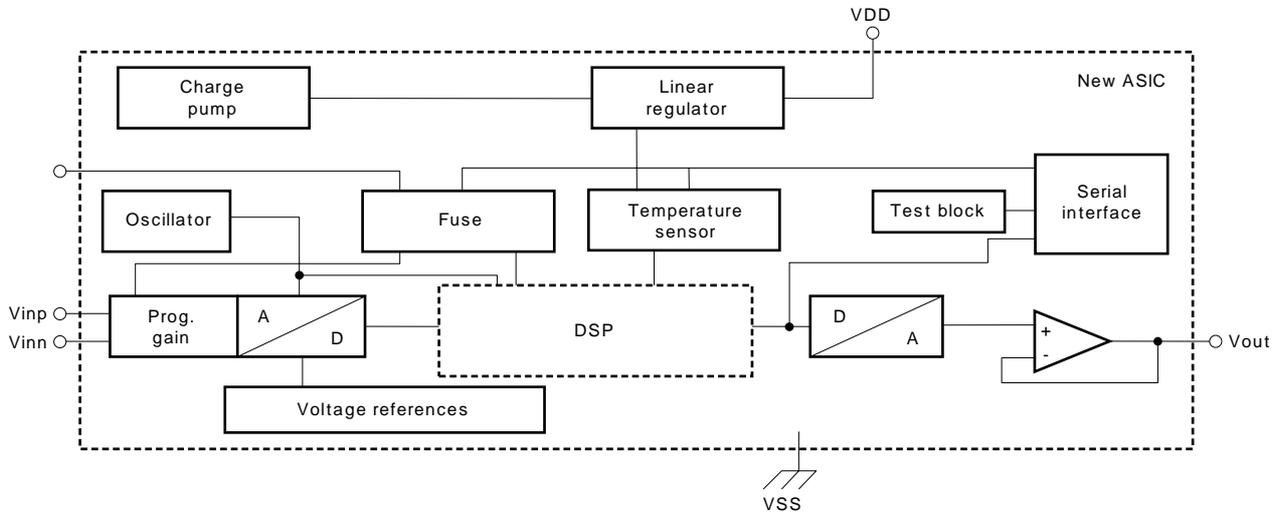


図4 ASIC構成図

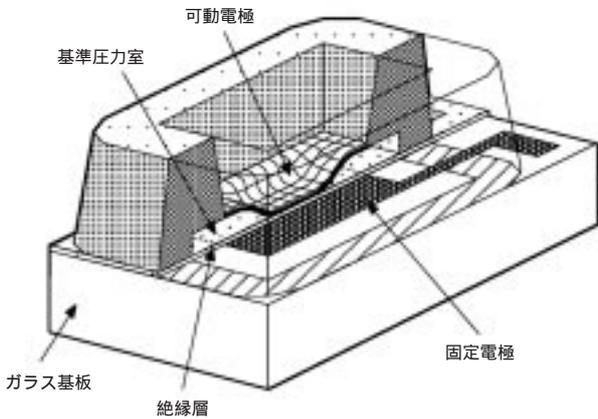
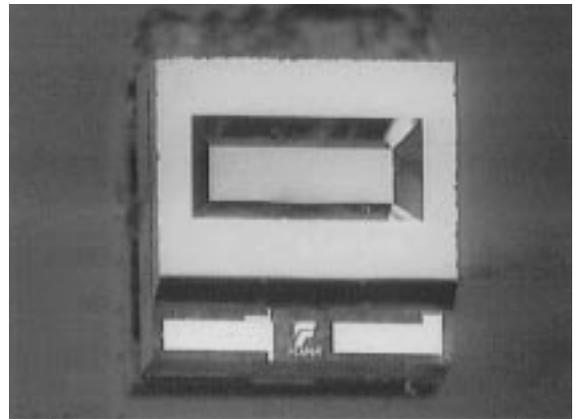
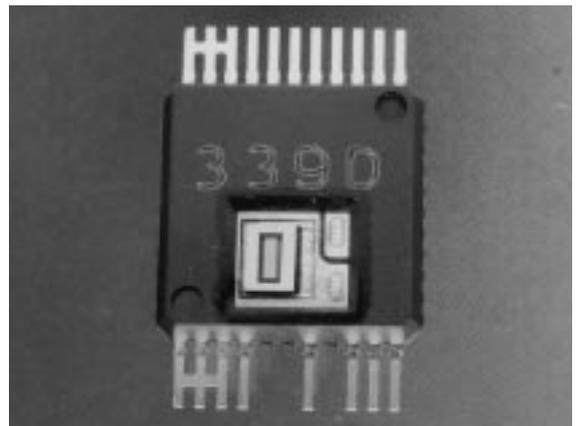


図5 静電容量型圧力センサ概念図



(a) 圧力センサ



(b) MCM

図6 静電容量型圧力センサとMCM

による電極間の距離の変化をキャパシタンスの変化として読みとる静電容量型の2種類がある。静電電極にはいろいろな構造が提案されているが、当社のデザインは、マイクロマシン技術を利用してシリコンチップ上にダイヤフラムとなる可動電極を作り込み、これをガラス上の固定電極と対面させた半導体方式である(図5)。

一般的にはまだ機械式圧力センサが多く、現在、家庭用の全自動洗濯機でもこの機械式のものが使われている。この方法は、圧力変化によるダイヤフラムの移動量をインダクタンスの変化に変換して、固定コンデンサとで単純な発信回路を構成している。マイクロマシン技術を利用してシリコンチップ上に2枚の静電電極を対面させた半導体方式のものは、静電容量の変化が小さいため、それを増幅する電子回路が必要となる。

最近では、ASICにRFID機能を持たせたものも開発している。図6は、静電容量型半導体圧力センサ(上段)とRFID機能を持たせたASICを一つのパッケージにおさめたマルチチップモジュール(MCM, 下段)である。これは外部からの呼びかけに応じて、圧力、温度、タグとしてのID等を回答する機能が備わっている。

### 1.1.3 MEMS技術の応用

日本ではマイクロマシンと言われることが多いが、アメリカではMEMS (Micro Electro - Mechanical Systems), ヨーロッパではMST (Micro System Technology) と言われている。これは、シリコンウェハやガラスに微細な加工を施した各種部品で、本来、機械的な機能があることが条件であったが、最近では機械的な機能の無い非常に小さい部品もMEMSと言われている。代表的なものは

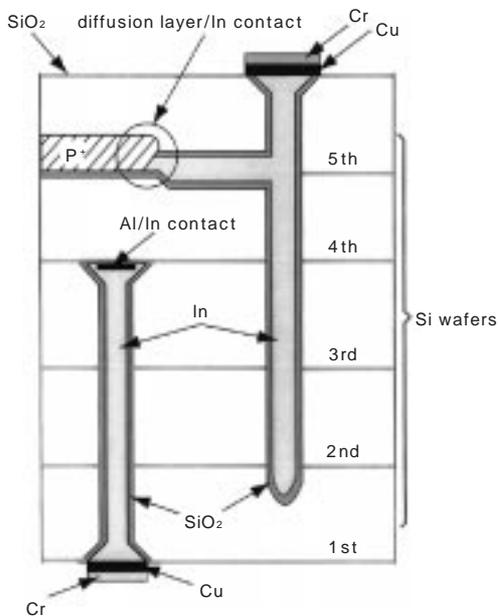


図7 3次元実装概念図

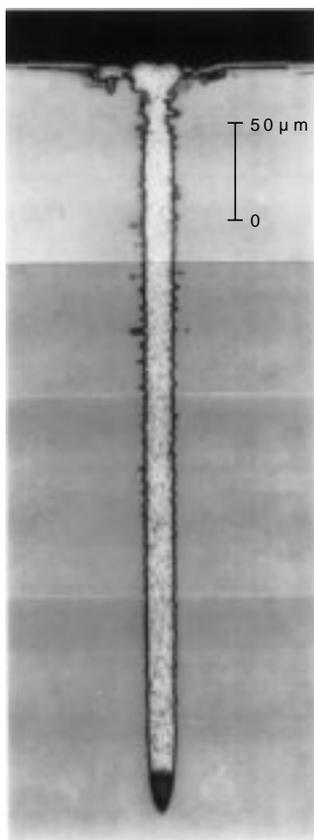


図8 シリコンウェハ貫通孔への金属埋め戻し

OA用プリンタのインク吹き出しノズルやHDDのヘッドである。当社では、(財)マイクロマシンセンターの委託研究を受け、半導体の実装技術の一つとして期待されているシリコンウェハの貫通電極を開発している。これは、ICチップが将来は積層され、直接に接合された状態で、上下のチップ間の導通をとる3次元実装方式になることを予測しているためである。その概念図を図7に示す。これ

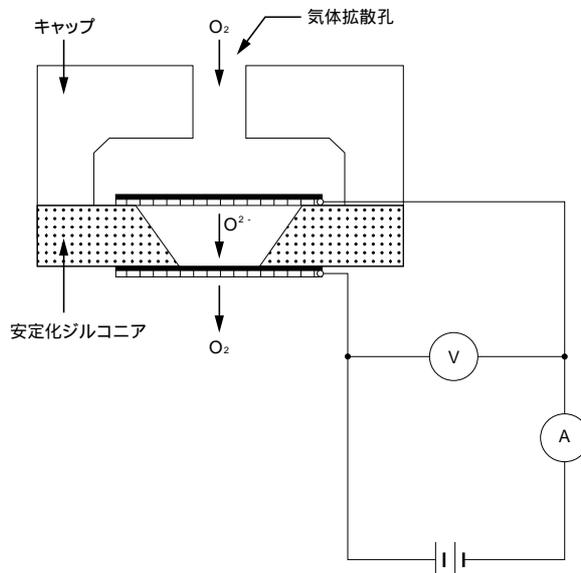


図9 酸素センサ原理

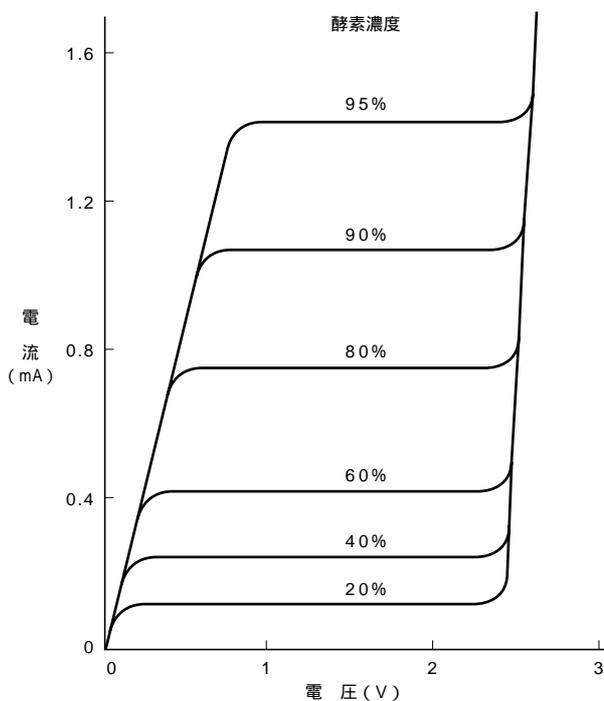


図10 酸素センサの限界電流特性

には、シリコンに貫通孔を開けて、孔の周囲を絶縁し、さらに金属を埋め込んで導通を得る技術開発が必要である。穴を開ける方式として、ICP-RIEを使う方法が提案されているが、当社では光励起ケミカルエッチング法を採用している。図8は貫通孔を酸化膜で絶縁し、金属を埋めこんだ断面図である。穴径は約10μmである。この技術を使えば、ほかにも応用例が考えられて、例えば普通のIC実装でも、チップの下側の面にパンプを設けて、フェイスアップでパンプ実装ができる。

### 1.2 酸素センサ

ファインセラミックスは耐食性、耐熱性、耐磨耗性等に優れた材料であるが、電磁気学的、工学的にも優れた

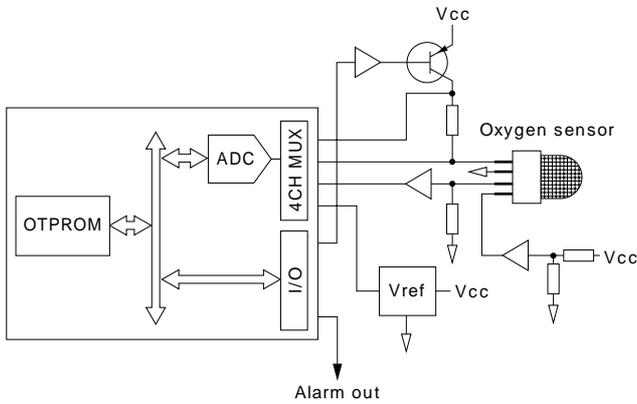


図11 酸素センサモジュールブロック図

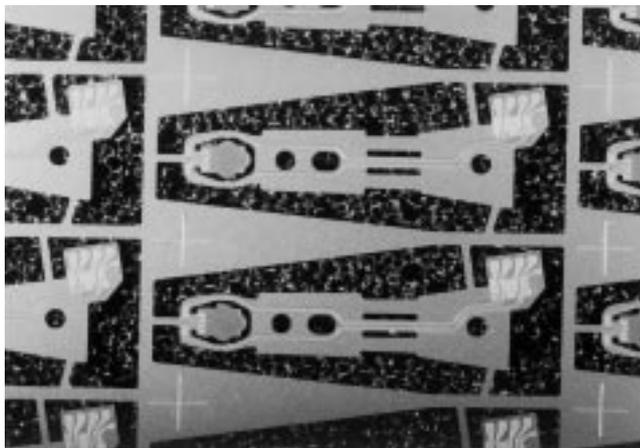


図12 回路付きサスペンション

機能を有するものが多い。当社では、このようなファインセラミックスのなかで、固体電解質で酸素イオン伝導性を有するジルコニアに着目して、酸素センサを開発した。酸素センサには、これまでにいくつかの方式が提案され、実用化されている。しかし、良く使われているガルバニ電池式のもの、液体電解質を用いているために寿命が短いという欠点があり、また、濃淡式ジルコニア酸素センサは、形状が大きく、消費電力も大きくて、さらに参照用のガスが必要である等、使用上の欠点がある。

当社が開発した限界電流式のジルコニア酸素センサは、これらの欠点を解決するものである。その構造は図9にあるが、流入するガスの量を細いキャピラリで制限しているため、電圧電流特性が図10に示すように見事な限界電流となる。このキャピラリのアスペクト比は実に100程度まで高めることができるので、図10にあるように測定される酸素濃度は、大気濃度から100%に近い高濃度まで可能となる。当社ではこの酸素センサに測定用電子回路を付加したモジュール基板(図11)として販売している。最近の高齢化問題にともなって、このセンサを用いた家庭用の介護機器としての酸素濃縮機の使用が急速に広まってきた。

### 1.3 各種電子回路基板

当社の電子回路基板には、ポリイミドフィルムをベースとしたFPC (Flexible Printed Circuit), PETフィルム

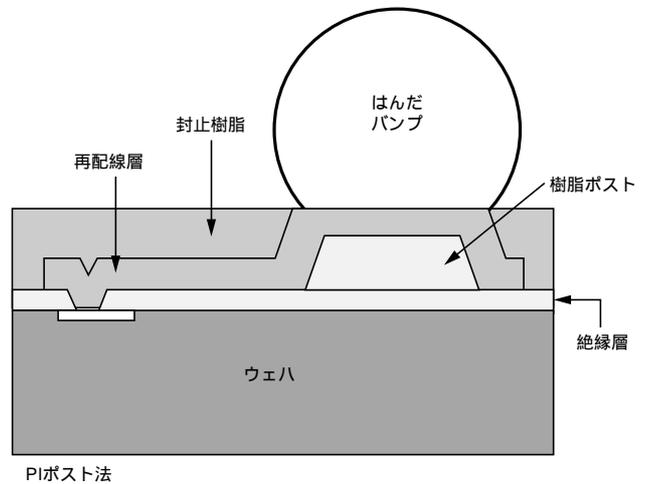


図13 ウェハレベルパッケージの断面構造

をベースとしたメンブレンカード、鉄をベースとしたホールー基板等が商品化されている。今はこれらの電子基板のさらなる応用を以下のように検討している。

#### 1.3.1 回路付きサスペンション

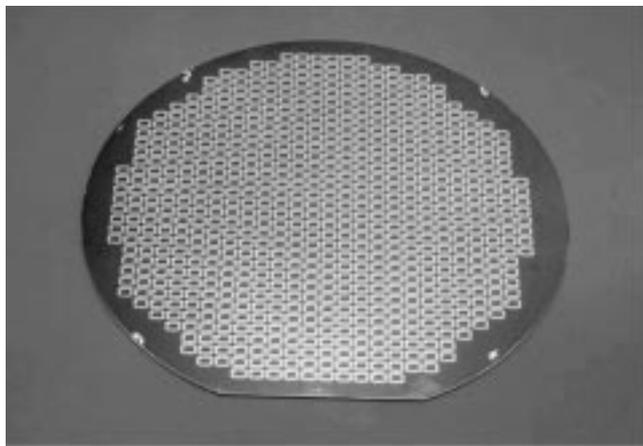
HDDのサスペンションは、磁気ヘッドの乗る台であり、高速で回転する磁気ディスクと数 $\mu\text{m}$ の間隔を保つ極めてハイテクな部品である。従来のサスペンションでは細い線をアッセンブルしてヘッドからの回路としているが、将来はサスペンション自体が電子回路基板となる。この基板材料はステンレスであって、形成する回路幅も約20 $\mu\text{m}$ と狭いので、当社では最初からアディティブ法での回路作成に着手した。基板上的絶縁には、最近広く使用されている感光性ポリイミドを使っている。図12はステンレス上に形成した回路の写真である。技術的には、メッキ技術とエッチング技術が重要となる。

#### 1.3.2 ウェハレベルパッケージ

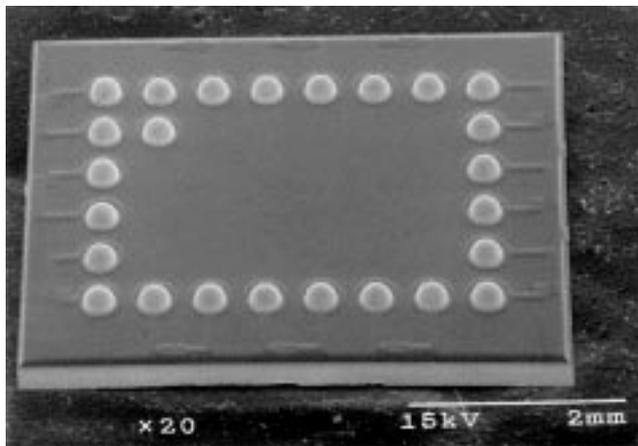
圧力センサの開発で培ったシリコンウェハに関する技術の応用開発として、最近、非常に話題になっているウェハレベルパッケージに取り組んでいる。半導体ICのパッケージは、リード線をプリント板に挿入するDIPパッケージから、表面実装のQFPタイプ、インターポーザを使うBGAタイプへと進化してきた。いずれも、小型化と低コスト化を目指している。形状として究極の小型サイズであるウェハレベルパッケージは、IC回路を形成したウェハ上に、再配線層、応力緩和ポスト、封止樹脂、バンブを形成し、最後にダイシングして、そのままチップとして使用する(図13)。このため、チップのサイズとパッケージ後のサイズが同じになり、リアルチップサイズパッケージとも言われる。当社構造の特徴は、このポストをプラスチックと金属の2重構造として、応力緩和能力を他の構造に比べ改善したものである。図14には完成したウェハとダイシングした後のチップのバンブ面の形状を示す。

#### 1.3.3 バンプ形成

最近のFPCやICパッケージではバンブ形成技術が重要との判断から、本テーマに取り組んでいる。作製方法と



(a) 外観



(b) 拡大

図14 ウェハレベルパッケージ

しては、チップ上にボールを載せる、メッキでバンプを作る、印刷法でバンプを形成する等の技術が、対象により適宜選択されている。

2. 今後の展望

電子デバイス研究所は、基本的には新規事業を目指して新しい電子部材の開発を行っている。ウェハレベルパッケージは共同開発をしている日本テキサスインスツルメント社にも評価されている。そのほか電子部材ではいろいろな開発テーマがあるが、特に半導体プロセス技術を利用するテーマを考えている。マイクロマシンプロジェクトでは、1999年11月に貫通電極の社外発表を行い、これが最近話題の3次元実装に絡んで大きな注目を浴びている。しかし、この技術が本当に実用化されるかはまだ疑問なので、慎重に取り組まなければならない。

世間では今後のMEMS技術として、

- 光MEMS            フォトニック通信網の光スイッチに利用する
- バイオMEMS    DNA解析等のバイオチップを作る
- パワーMEMS    シリコンチップ内にマイクロガスタービンを作り込み、電池とする

等の各分野に適用する研究開発も始まっている。光MEMSではシリコンチップ上に多数のミラーを立てて、光の波長単位で、通信路の切り替えやラインへの信号の挿入や引き落としを行う技術の開発がある。また、光通信で実用化されているガラス導波路を小型化する目的で、半導体導波路の研究も始まっている。

上述のASICに関しては、当研究所において有している電子回路技術を利用して、各種用途のASICの設計を考えている。

当社が得意としているFPCはTABテープと同様に、半導体のパッケージ基板として使用されている。一方、ICの実装方法がSystem in Packageの方向にあり、そのパッケージ基板の高度化が必要である。大学の研究機関を中心にして始まった多層基板の層間に電子部品やICを組み込んでしまう集積化基板も提案されていて、今後は3次元実装やSystem in Packageの新しいパッケージ基板技術が期待されている。当研究所は、これらの技術に関連させたウェハ加工、電子基板等の分野で新開発を模索している。