

# 超音波フリップチップ実装FPC

電子部品開発センタ 圓尾弘樹<sup>\*1</sup>・関善仁<sup>\*1</sup>・宇波義春<sup>\*2</sup>  
東北フジクラ 大湊忠則

## Ultrasonic Flip Chip Bonding on FPC

H. Maruo, Y. Seki, Y. Unami & T. Ominato

フリップチップ実装によって配線板の小型化や高密度化が達成されたが、半導体の高機能化や高集積化は依然急速に進んでおり、狭ピッチ接続対応という点で、従来のフリップチップ工法では限界が近づいてきている。

当社では、より狭ピッチの実装が可能なフリップチップ工法として超音波フリップチップ工法に着目し、FPC上への実装検討ならびに評価試験を行った。その結果、FPCへの超音波フリップチップは、接続性・信頼性ともに十分であることを確認した。また、狭ピッチ適応のみだけでなく工法タクト短縮により従来工法よりも生産性の向上も期待できる。

Small form factor and high density of printed circuit boards (PCB) have been realized by flip chip bonding (FCB) technology. However, the requirement for finer pitch of PCB are still increasing with integration of semiconductor devices. Hence, conventional FCB technology will not perform enough capability or productivity.

Fujikura has adopted novel ultrasonic FCB technology which realized fine pitch bonding and evaluated reliability and bondability to flexible printed circuits. In conclusion, ultrasonic technology is most suitable for fine pitch chip on flex products as it provides high productivity with reduced bonding time.

### 1. ま え が き

近年の電子機器における薄型・軽量・高機能化により、プリント配線板上への電子部品実装に関してその実装密度の向上が要求されている。中でも半導体部品の実装形態は、基板に直接シリコンチップを実装するベアチップ実装に変わってきた。

それに呼応して当社では、ベアチップをフレキシブルプリント配線板 (Flexible Printed Circuit: FPC) 上に実装し、電気的接続を行うCOF (Chip On Flex) 技術において、ワイヤボンディング (Wire Bonding: W/B) 工法やフリップチップ (Flip Chip: F/C) 工法を確立して量産に適用してきた。薄型かつ屈曲性を有するFPCへのF/C実装は、携帯電話など、より小型化・高機能化が求められるアプリケーションに対して必要不可欠な実装形態である。

しかしながら半導体の高集積・高機能化は依然急激で、それにともないより多くの入出力端子がこれまでより微小な間隔で配置されるようになった。さらにF/C実装にも早急な鉛フリー対応が求められている。従来のF/C工

法では狭ピッチ・鉛フリーの対応に限界があり、対応可能な実装工法として超音波接合によるF/C工法に着目した。

### 2. F/C実装の概要

#### 2.1 プロセス概要

FPCに対するF/C実装には多くの工法が提案されているが、現在はACF (Anisotropic Conductive Film) に代表される圧接工法と、C4 (Controlled Collapse Chip Connection) をはじめとするはんだバンプ工法が主流と目されている。

ACF工法<sup>1)</sup>は、あらかじめACFをラミネートしたFPC上に金バンプを形成したベアチップを加熱圧着することで接続する工法である。金バンプとFPCパターンの導通はたがいの直接またはACF内に分散した導電粒子をかいしての接触による。また接続の保持は、加熱圧着の際にACFのエポキシ樹脂が収縮硬化してベアチップとFPCを引きつけることに依存している。

はんだバンプ工法<sup>2)</sup>は、はんだバンプを形成したベアチップをマウンタで仮置き後に、リフロー炉に投入してはんだを加熱溶融させて接続をとる工法である。はんだのパターンに対する濡れにより導通と接続の維持をはか

\*1 回路技術開発部

\*2 回路技術開発部グループ長

ることが可能であるが、はんだバンプに応力が集中して破断にいたることを回避するため、ベアチップとFPCの間隙にわたって応力緩和剤としてアンダーフィルを塗布し、硬化させる工程が後に続く。また、リフロー炉に投入するときに受動素子やコネクタなどのSMD (Surface Mount Device) と同時に実装することが可能である。

2.2 性能比較

ACF工法では、電気的導通が物理的な接続によるため、接続部で余分な接触抵抗が付加される。また、接触の保持を周りの硬化した樹脂に依存しているため、温度サイクルなど長期信頼性試験において接続オープンとなる例もある。実装対象が狭ピッチとなった場合には、パターン間隙にACFの導電粒子が集中して短絡を起こす懸念もあり、現在のところ50 μmピッチまで対応可能とみられている。またACF自体のコストも高い。

はんだバンプ工法では、接続部の電気抵抗と機械的な信頼性においては、ACF工法に比較して有利である。しかし、はんだの濡れ制御が必要なため、対応可能なピッチが最小で100 μm程度と狭ピッチ化対応には不利である。昨今の流れである鉛フリー対応においても、当然鉛フリーはんだを用いることが検討されているが、はんだの濡れ性やプロセスが従来よりも高温となることなどクリアすべき課題が多い。

一長一短はあるものの、特に狭ピッチ対応の点でいずれの工法も限界に近づいており、液晶ドライバLSIなどで40 μm以下のパッドピッチを持つ製品の実用化が間近に迫っている状況で、対応可能な実装工法が必要となっている。

3. 超音波F/C工法

図1に超音波F/C工法の接合プロセスを示す。ベアチップに形成されたAuバンプと表面にAuメッキを施したFPCパターンとを位置あわせした後に接触させ、所定の超音波振動を作用させてバンプとパターンの界面でAu同士の金属接合を形成させる。

ACF工法と比較すると、接続形態が物理的な接触から金属接合となり、接続部自体が強度を発揮するため、接触抵抗および信頼性確保の点で有利である。また、金属結合の形成は超音波振動が主体となり、導通確保に必要な実装荷重は少なく済むため、荷重によるFPCパターンの変形や割れを低減させることが可能となる。

次に、はんだバンプ工法との比較では、接合材質がはんだに対して金であり濡れ制御が不要となるため、容易に狭ピッチ対応が可能である。当然鉛フリーにも対応となる。

さらに、常温でも接合が可能となり、プロセス温度が従来工法と比較して低下する。特にFPCでは温度による寸法変化が大きいため、狭ピッチで並んだパッドを高精度で接続させるためには非常に有利と考えられる。以上の比較を表1に示す。

従来より超音波F/C工法は、SAW (Surface Acoustic

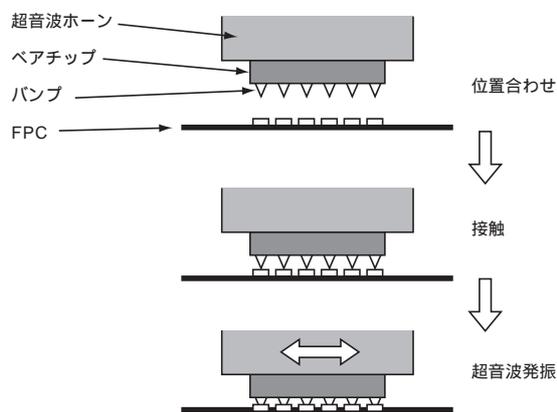


図1 超音波F/C接合プロセス  
Schematic diagram of ultrasonic flip chip bonding process

表1 各種工法比較  
Bonding method comparison

実装工法	はんだバンプ	ACF	超音波
接続形態	はんだ濡れ	物理的接触	金属接合
ピッチ	> 100 μm	> 50 μm	< 40 μm
鉛フリー	要検討	対応	対応
実装荷重	不要	高	低
プロセス温度	200 ~ 250	200 ~ 300	常温 ~ 150

表2 評価サンプル仕様  
Bonding sample specifications

項目	TEG1	TEG2
チップサイズ	2.0 x 7.2mm	3.0 x 2.7mm
ピン数	179ピン	48ピン
バンプ種類	メッキバンプ	スタッドバンプ

Wave) フィルタやTCXO (Temperature Compensated X'tal Oscillator) 等の、チップ寸法やピン数の限られた用途のF/C実装に適用されてきた。構造的にワイヤボンディングのプロセスの延長にあり、寸法やピン数が増大すると、接続部全体にわたって振動の均一な伝達が不可能となることや、接合形成に有害な縦振動成分が発生するなどの問題があったためである。

近年になり、これらの問題をクリアし、多ピン・大チップのF/C実装可能を謳う超音波ヘッド<sup>3), 4)</sup>ならびにフリップチップボンダ<sup>5), 6)</sup>の出現を受け、COFへの適用検討を行った。

4. 工法検討

4.1 接合状態確認

今回超音波F/C工法の検討は2種類のTEG (Test Element Group) で行った。各TEGの仕様を表2に示す。チップの各辺に沿って接続後にデジチェーンを形成するような配線とし、接続抵抗を測定できるようになっている。バンプ形状の違いで、メッキバンプとスタッドバンプを用いているが、それぞれACF工法とはんだバン

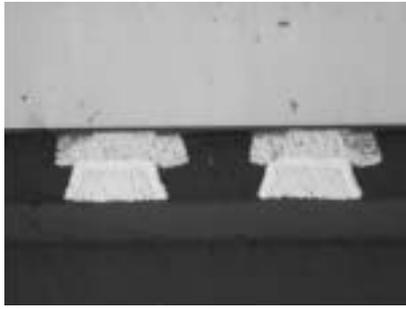


図2 メッキバンプ接合部断面  
Cross section view of plated bump bonding

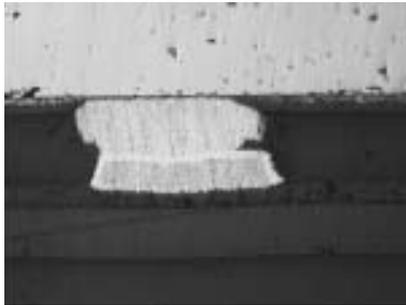


図3 スタッドバンプ接合部断面  
Cross section view of stud bump bonding

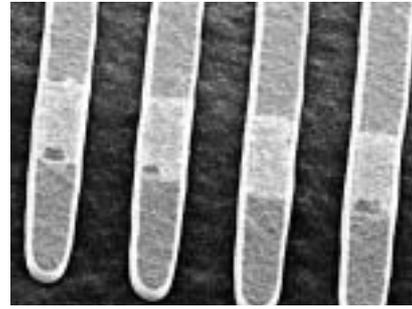


図4 ダイシエア後接続部  
SEM image of bonding pad after die shear test

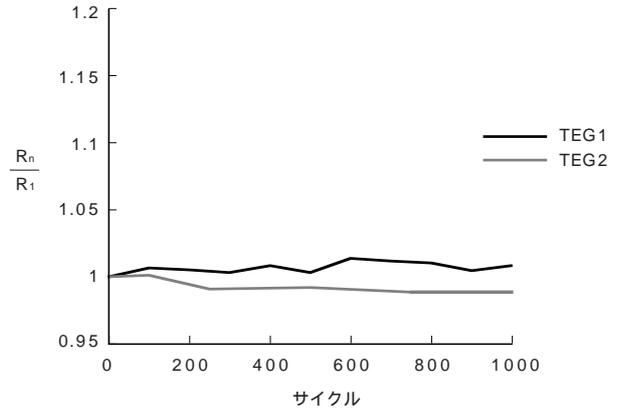


図5 温度サイクル試験結果  
Result of thermal cycle test

ブ工法との比較を目的としている。FPC側はいずれも18 μm厚の銅箔でパターンを形成し、Ni-Auメッキを施している。

接合性の評価は、接合部の断面形状やダイジーチェーン部の電気抵抗ならびに接合後のダイシエア強度を指標とし、接合時の荷重・超音波振動の振幅・超音波の発振時間をそれぞれ変化させながら、接合の可否を判断した。

図2にメッキバンプでの接合状態、図3にスタッドバンプでの接合状態の一例を示す。いずれのTEGにおいても、バンプとパターンの界面に空隙は見られず、全面にわたって良好な接合が形成されていると考えられる。チップ内のバンプ間で断面形状に差異は見られず、超音波振動が各バンプに偏り無く伝達し接合が可能であることも確認できた。また接続抵抗測定からも未接続部や異常値を示した部分は無く、今回評価した寸法のチップでは問題なくF/C実装可能であることがわかる。

また、形状を荷重のみによる圧接工法のものと比較すると、超音波振動と荷重を併用することでバンプが潰れていることがわかる。特にメッキバンプにおいて顕著で、バンプと比較して硬いパターンが、食い込んだ形状となっている。接合時の条件を大きくしていくにつれ、バンプの潰れ量も大きくなるが、横方向に押し出されたバンプ同士が短絡する場合もあった。さらにバンプ下部の配線やシリコンにクラックが生じる可能性も懸念されたが、今回の実験条件の範囲では観察されなかった。

2種類どちらのTEGでもピン数やバンプの種類によらず、接合形成に要する時間は1秒以内であった。ACF工法の場合で圧接に要する時間がおよそ10～20秒、はんだバ



図6 アンダーフィル硬化時破断例  
Cross section view of rupture after underfill resin hardening

ンプ工法の場合でリフロー炉に投入される時間が3～5分であることと比較すると、飛躍的に短縮されている。

ダイシエア強度を測定すると、メッキバンプ・スタッドバンプの場合とも1バンプあたり0.2N以上であった。接合条件を大きくすることで接合強度も上昇させることが可能である。それにともないダイシエア測定時の剥離モードも変化する。バンプ・パターン界面で剥離していたものが、図4のようにパターン上にバンプが転写されるようになる。しかしながら過大な接合条件では、バンプ間の短絡やダメージによる破壊にいたるため、最適条件とする必要がある。

#### 4.2 接合信頼性

接合信頼性の確認は、繰り返しのストレス耐性を確認しやすい温度サイクル試験を行った。接合後にアンダー

フィル塗布・硬化(150 30分)を行って試験サンプルとし、試験条件は低温側 - 40 30分・高温側125 30分である。試験中連続で抵抗値を測定し、測定箇所は接合性評価と同じダイジーチェーン部分である。初期の抵抗値( $R_1$ )と比較して上昇率20%以上で不良と判断している。

温度サイクル試験の結果を図5に示す。メッキバンプ・スタッドバンプのいずれでも、試験中に抵抗値の上昇や接続部の破断は見られない。ただし、試験投入前のアンダーフィル塗布・硬化の段階で図6に示す接続部の破断が発生した。アンダーフィル硬化が完了すれば、バンプ・パターン接合の強度とアンダーフィルによる応力緩和によって以後の信頼性を十分に確保することができるものの、逆にアンダーフィル硬化時にストレスを受けて破断しているものと推測される。

### 5. 今後の技術課題

以上の結果から、接合信頼性の確保にはアンダーフィル塗布工程が重要となることが確認できた。温度上昇してからアンダーフィルが硬化完了するまでの間は、アンダーフィルによる応力緩和の効果を得られず、熱膨張係数の差に由来する剪断応力が接合箇所に集中する。よって接合強度が不足した場合に破断にいたったと考えられる。接合条件によって破断発生の多少に傾向が見られることから、十分な接合強度を安定して得られる接合条件が望ましい。

よって接合条件とアンダーフィル塗布・硬化方法両面に検討を加えることで、接合信頼性にマージンを持たせたプロセスを構築できると考えられる。

## 6. むすび

狭ピッチ対応の工法として、超音波F/C工法に着目し、COF実装への適用可否の検討を行った。チップ寸法・バンプ形状の異なる2種類のTEGを用いて接合実験を行い、COFへの適用可能であることを確認した。従来のACF・はんだバンプ工法と比較して接続に要する時間を短縮でき、生産性を大幅に向上させることが可能である。封止工程に課題が残ったものの、これをクリアし、実装形態・目的に応じた実装工法を提案できるよう開発を進めている。

## 参考文献

- 1) 関ほか：フリップチップ実装FPC，フジクラ技報，第99号，pp.18-22，2000
- 2) 稲葉ほか：HDD用FPCへのフリップチップ実装，フジクラ技報，第103号，pp.39-42，2002
- 3) 戸来ほか：フリップチップ接合のための超音波テクノロジー，第64回マイクロ接合研究委員会，MJ-382-2001，pp.19-25，2001
- 4) 梶原ほか：多ピンLSIチップ対応の超音波フリップチップ接合技術，7th Symposium on "Microjoining and Assembly Technology in Electronics"，pp.161-166，2001
- 5) 大口ほか：多ピン超音波フリップチップボンダの開発，第68回マイクロ接合研究委員会，MJ-409-2002，2002
- 6) 山内ほか：超音波フリップチップボンディング技術，第15回エレクトロニクス実装学術講演大会予稿集，pp.153-154，2001